МИКРОЭЛЕКТРОНИКА, 2020, том 49, № 1, с. 33–39

ПРИБОРЫ

УДК 621.382.323

ИССЛЕДОВАНИЕ ЭЛЕКТРОТЕПЛОВЫХ ХАРАКТЕРИСТИК ЧАСТИЧНО ОБЕДНЕННЫХ СУБМИКРОННЫХ КНИ КМОП ТРАНЗИСТОРОВ В РАСШИРЕННОМ ДИАПАЗОНЕ ТЕМПЕРАТУР

© 2020 г. С. В. Румянцев[a], *, А. С. Новоселов[a], **, Н. В. Масальский[a], ***

[a]*Федеральное государственное учреждение Федеральный научный центр Научно-исследовательский институт системных исследований Российской АН, Нахимовский проспект, 36, корп. 1, Москва, 117218 Россия*

**e-mail: Sergey_Rumyancev@srisa.ru*

***e-mail: Anton_Novoselov@srisa.ru*

****e-mail: volkov@niisi.ras.ru*

Поступила в редакцию 14.06.2019 г.
После доработки 08.08.2019 г.
Принята к публикации 16.08.2019 г.

Обсуждается методика для исследования электротепловых характеристик субмикронных частично обедненных КНИ КМОП транзисторов в диапазоне окружающих температур 25–225°С. Она заключается в комбинировании экспериментальных данных и результатов численного моделирования. Показано, что с ростом окружающей температуры при сохранении работоспособности транзисторов и инвертора на их основе вклад механизма самонагревания последовательно снижается. Предложенный подход позволяет критически оценить влияние самонагревания на ВАХ транзисторов в расширенном диапазоне температур.

Ключевые слова: высокотемпературная электроника, технология “кремний на изоляторе”, субмикронный КНИ КМОП полевой транзистор, самонагревание, вольт-амперные характеристики, моделирование

DOI: 10.31857/S054412692001010X

ВВЕДЕНИЕ

Электротепловые процессы в полупроводниковых приборах являются важным фактором, который влияет на их функциональные свойства, предельные режимы работы и надежность [1]. Выделение электрической мощности в активной области отдельного элемента (транзистора, диода, резистора и т.д.) любой микросхемы приводит к его разогреву или самонагреванию. Для КНИ КМОП транзистора толстый погруженный окисел кремния под тонкопленочной кремниевой рабочей областью (областью канала транзистора) является определяющим основанием для ярко выраженного проявления эффекта самонагревания [2]. Наиболее сильно и опасно этот эффект проявляется в мощных или постоянно функционирующих КНИ КМОП транзисторах, например в генераторах или мультивибраторах, где из-за действия положительной тепловой обратной связи, возрастает локальный перегрев устройства [3]. Это происходит в результате изменения распределения плотности тока, которое связано с эффектом “отрицательной выходной проводимости” [1, 3]. При определенных условиях из-за наличия данного механизма устройство теряет функциональную устойчивость. А также недооценка влияния эффекта самонагревания приводит к заниженным значениям максимальной температуры отдельного КНИ КМОП транзистора и переоценке его предельных энергетических возможностей и всей микросхемы в целом.

В настоящей работе исследуются электротепловые характеристики частично обедненных выполненных по технологии 0.25 мкм КНИ КМОП транзисторов в диапазоне температур 25–225°С.

1. ТЕСТОВЫЙ ТРАНЗИСТОР И ТЕПЛО-ЭЛЕКТРИЧЕСКАЯ МОДЕЛЬ КНИ МОП ТРАНЗИСТОРА

Для исследования высокотемпературных возможностей технологии КНИ с проектными нормами 0.25 мкм был разработан тестовый кристалл, включающий в себя различные, конструктивные варианты транзисторов Н-типа, работающих в режиме частичного обеднения [4, 5].

В модельном представлении структура КНИ МОП транзистора представляется в виде многослойной системы (см. рис. 1), каждый слой которой характеризуется собственным температурным рас-

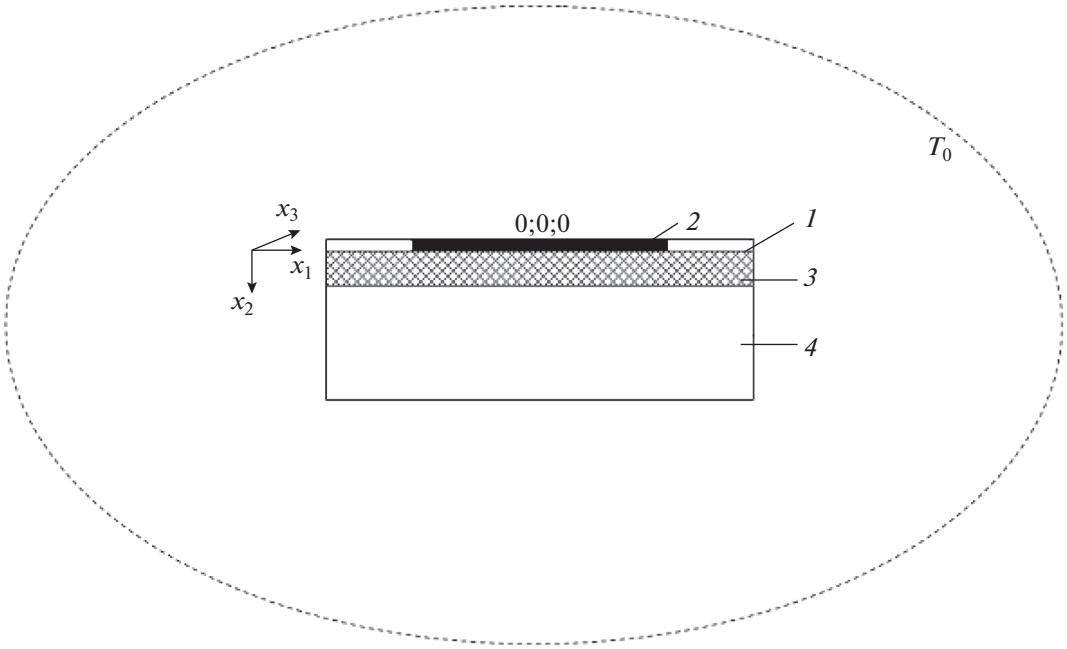

Рис. 1. Тепловая схема КНИ КМОП –транзистора: *1* – тонкая кремневая пленка, *2* – тепловой источник (активная область транзистора), *3* – пленка оксида кремния, *4* – кремневая пластина. Штриховой линией обозначена граница, за которой температура постоянна.

пределением T_i и теплофизическими параметрами: плотностью, теплоемкостью, теплопроводностью ρ_i, c_i, λ_I [6]. Учитывая то, что глубина залегания рабочей области транзистора от верхней поверхности кристалла много меньше толщины кремниевой подложки, можно допустить следующее приближение. Пусть источник тепла расположен на верхней поверхности кристалла и занимает активную область площадью s_a. Тогда полагаем, что температура T_a постоянна во всей активной области транзистора, и рассеиваемая транзистором мощность зависит от температуры T_a, т. е. $Q_a(T_a)$. Температуру окружающей среды на расстоянии, многократно превышающем самый большой характерный размер транзистора, считаем постоянной и равной температуре T_0.

С учетом сделанных выше допущений, распространение тепла в пластине подчиняется известному стационарному уравнению теплопроводности [6]. Более подробно математическая модель приведена в Приложении 1.

Токовая модель КНИ МОП транзистора состоит из двух взаимосвязанных составляющих. Одна из которых – это токовая модель для режима сильной инверсии на основе температурно-зависимого распределения поверхностного потенциала [7]. Другая – это модель для эффекта самонагревания, который в данном случае моделируется при помощи теплового сопротивления R_{th} и тепловой емкости C_{th}, значения которых на начальном этапе моделирования неизвестны [8]. В общем случае, в активной области транзистора возникает локальный перегрев, что приводит к росту температуры активной области T_a. Высокая температура активной области снижает подвижность и скорость насыщения носителей, что приводит к уменьшению тока транзистора I_{ds} [9]. Поэтому рассматриваемый механизм является самым серьезным ограничением при высоких значениях затворных (U_{gs}) и стоковых (U_{ds}) напряжений [10]. При высоких U_{gs} параметр T_a растет очень быстро, что обуславливает проявление эффекта самонагревания в виде отрицательной дифференциальной проводимости стока g_{ds}. Характеристическая частота gds определена тепловой временной константой $\tau_{th} = R^*_{th}C_{th}$.

2. РЕЗУЛЬТАТЫ ИЗМЕРЕНИЙ И МОДЕЛИРОВАНИЯ

Измерения ВАХ транзисторов выполнялись на измерительном комплексе Keysight Technologies с зондовой станцией Suss Microtech, позволяющем проводить измерения на пластине в диапазоне температур –60–300°C. Вклад самонагревания экстрагируется из результатов измерения стоковой проводимости в импульсном режиме.

Для того чтобы оценить адекватность рассматриваемого подхода в рамках отечественной технологии КНИ КМОП в качестве основы была

Таблица 1. Концентрации легирования конструктивных зон транзистора

№	Наименование области	Легирующая примесь	Уровень легирования, 1/см$^{-3}$
1	PWELL	Бор	4.0E^{+17}
2	NWELL	Фосфор	6.0E^{+17}
3	PLDD	Бор	9.0E^{+18}
4	NLDD	Фосфор	1.1E^{+19}
5	PPLUS	Бор	1.5E^{+20}
6	NPLUS	Фосфор	2.0E^{+20}

Таблица 2. Характеристики транзисторов

Тип	T_{max}, °C модель	ΔT_{max}, °C модель	
n	134	109	
p	128	103	
Тип	I_{ds} max, мА (без самонагрев) модель	I_{ds} max, мА (самонагрев) модель	ΔI_{ds} max, мА модель
n	1.9243	1.6387	0.2856
p	1.6138	1.4008	0.2130

выбрана базовая технология с проектными нормами 0.25 мкм. Для моделирования электротепловых характеристик КНИ МОП транзистора рассматривается следующая структура. Она представляет собой трехслойную систему: слой 1 (верхний слой) – прямоугольный кремниевый кристалл с активной областью, слой 2 – прямоугольный слой окиси кремния, слой 3 – кремниевая пластина. Источник тепла расположен на верхней поверхности кристалла и занимает активную область площадью $s_a = WL$, где W, L – ширина и длина рабочей (активной) области транзистора.

ВАХ транзистора вычисляются с помощью модели представленной выше. Распределения температуры в структуре транзистора рассчитывается численно с использованием итерационного алгоритма во взаимодействии с программной средой COMSOL Multiphysics [11].

Конструктивные параметры КНИ КМОП транзисторов (см. табл. 1) определяются требованиями технологического маршрута создания МОП структуры с толщинами подзатворного окисла кремния, кремниевой рабочей области и погруженного оксида 4.5, 180, 150 нм, соответственно. Длина канала транзистора составляет L_g = 0.28 мкм, ширина – 2.66 мкм для *n*-типа и 0.24 и 4.66 мкм для *p*- типа.

Геометрические размеры слоев следующие. Слой 1 $L_{x1}^{(1)} = L_{x3}^{(1)} = 20$ мкм, $L_{x2}^{(1)} = 0.18$ мкм. Слой 2 $L_{x1}^{(2)} = L_{x3}^{(2)} = 20$ мкм, $L_{x2}^{(2)} = 0.15$ мкм. Слой 3 $L_{x1}^{(3)} = L_{x3}^{(3)} = 20$ мкм, $L_{x2}^{(3)} = 0.6$ мм. Температура $T_0 = 25$°C.

Результаты моделирования и измерений ВАХ КНИ КМОП транзисторов обоих типов показаны на рис. 2.

В табл. 2 приведена максимальная температура транзистора *n*- и *p*-типов и влияние саморазогрева на величину максимального тока стока I_{ds} max при напряжениях $U_{ds} = U_{gs} = 3.3$ В.

Из результатов моделирования видно, что для КНИ МОП транзисторов явление самонагревания проявляется сильно, и что их ВАХ имеют ярко выраженный участок “отрицательного дифференциального сопротивления” Относительное уменьшение максимального значения тока транзистора, вызванное эффектом самонагревания, в этом случае для *n*- и *p*-транзисторов достигает 15 и 13%, соответственно.

Для исследования возможностей (воспроизводимости) технологии в высокотемпературной области исследованы два образца *n*- и *p*-транзисторов с разной шириной каналов, отличающиеся друг от друга примерно в два раза при комнатной температуре и температуре 225°C. На рис. 3 приведены расчетные ВАХ для случая $U_{gs} = 3.3$ В.

Для всех образцов отметим снижение в процентном отношении вклада механизма самонагревания в ВАХ транзисторов. Для *n*-типа есть небольшое различие в величине спада: для образца 1 – с 15 до 11% и образца 2 – с 15 до 10%. Для *p*-транзистора таких различий нет: показатели обоих образцов снижаются с 13 до 10%.

Можно сделать вывод, что с повышением окружающей температуры влияние механизма

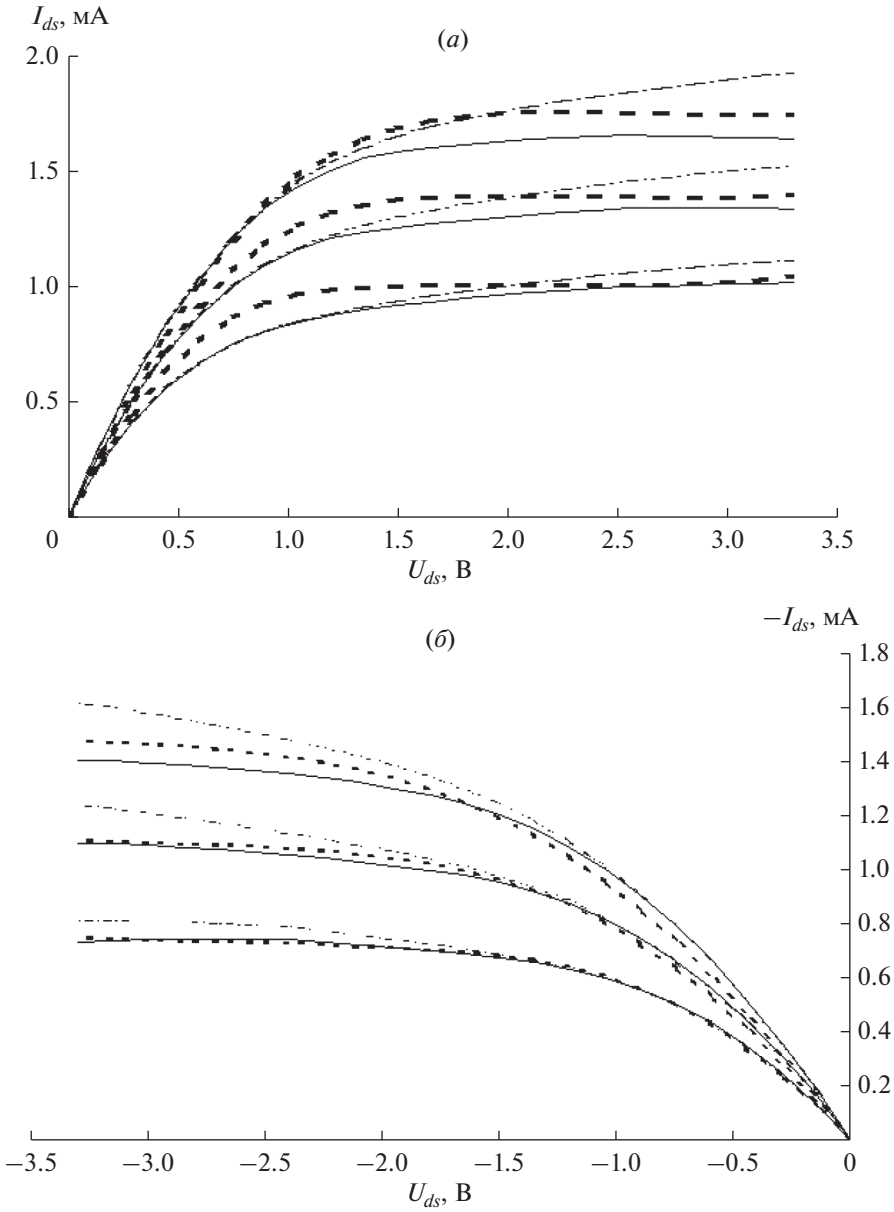

Рис. 2. ВАХ $I_{ds}(U_{ds})$ *n* КНИ КМОП транзистора (*а*) и *p* КНИ КМОП транзистора (*б*) при $T_0 = 25°C$, где штрих-пунктирная линии – расчет без учета самонагревания, сплошные линии – расчет с учетом самонагревания, жирная штрих линия – экспериментальные данные верхняя тройка при $U_{gs} = 3.3$ В, средняя – $U_{gs} = 2.75$ В, нижняя – $U_{gs} = 2.2$ В.

самонагревания на ВАХ последовательно снижается.

При снижении тока текущего через транзистор (при снижении напряжения на затворе) вклад эффекта самонагревания также уменьшается, и при высоких температурах им можно пренебречь. При $U_{gs} = 2.2$ В уменьшение вклада самонагревания в ВАХ для *n*- и *p*-транзисторов составляет примерно 1%: с 4 до 3% для *n*-типа и с 3.5 до 2.6% для *p*-типа. При этом абсолютные максимальные значения изменения токов не превышают 0.05 мА.

3. ВЛИЯНИЕ ЭФФЕКТА САМОНАГРЕВАНИЯ НА ИНВЕРТОР

При отсутствии данных по технологическому разбросу параметров КНИ КМОП транзисторов была разработана модель инвертора на транзисторах образца 1 (с широкими затворами). На рис. 4 приведены рассчитанные с учетом изложенной тепло-электрической модели статические характеристики отдельного инвертора для случая двух температур с учетом и без учета самонагревания.

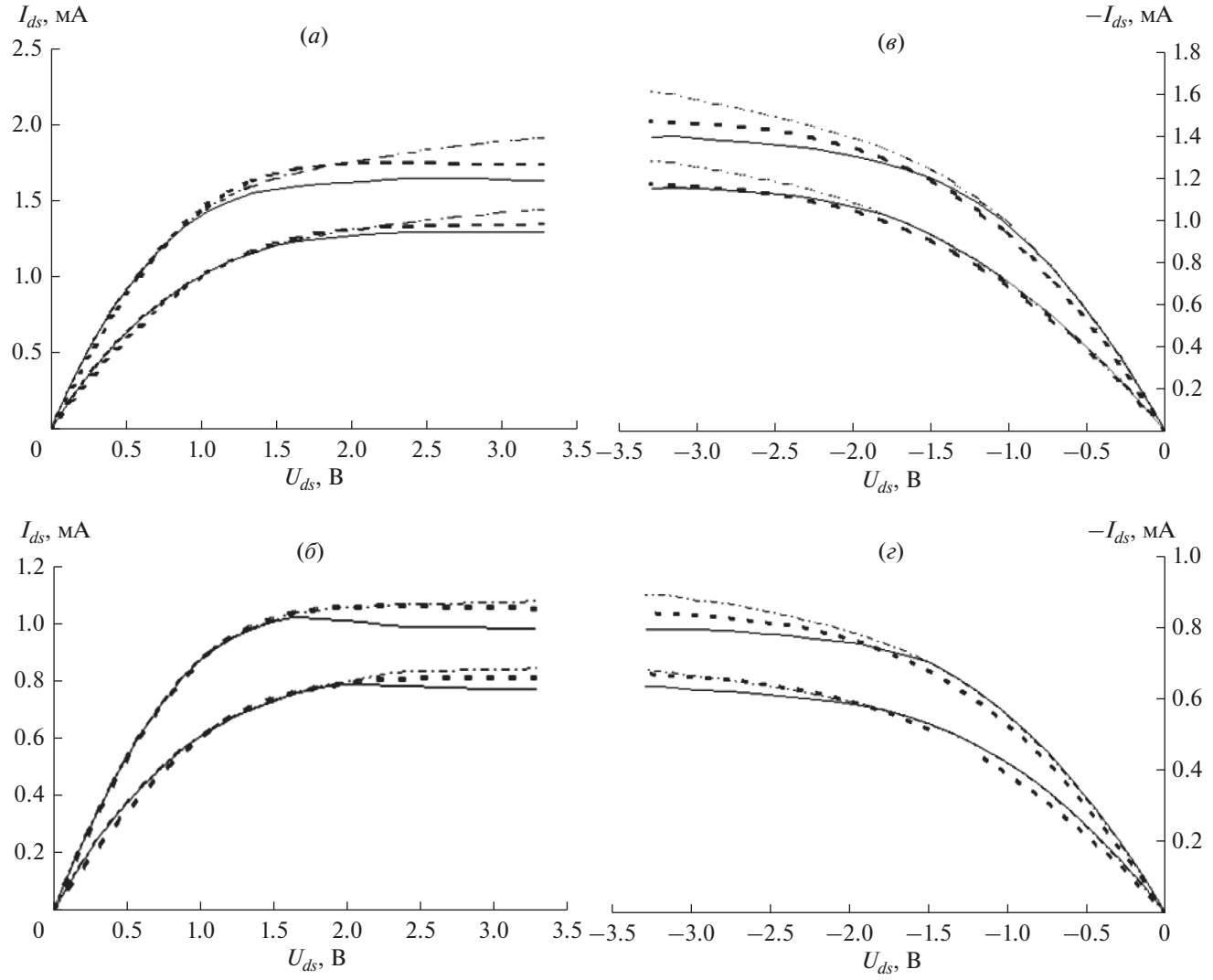

Рис. 3. ВАХ $I_{ds}(U_{ds})$ КНИ МОП транзистора при U_{gs} = 3.3 В: (*а*) транзистор *n*-типа образец 1; (*б*) – транзистор *n*-типа образец 2; (*в*) транзистор *p*-типа образец 1; (*г*) транзистор *p*-типа образец 2; где штрих-пунктирная линии – расчет без учета самонагревания, сплошные линии – расчет с учетом самонагревания, жирная штрих линия – экспериментальные данные верхняя тройка при T_0 = 25°C , нижняя – T_0 = 225°C .

При комнатной температуре максимальный сдвиг статической характеристики составляет 0.15 В (12%), что соответствующим образом скажется на задержке инвертора. Влияние теплового переходного процесса можно исключить из рассмотрения, поскольку характерное время составляет менее 1 наносекунды. Однако следует отметить, что тепловые переходные процессы для транзисторов разных типов протекают неодинаково за счет их разных топологий. В некий момент, когда транзистор *n*-типа перешел в равновесие а *p*-типа еще нет, то максимальный сдвиг существенно больше и составляет 0.26 В. При 225°C влияние механизма самонагревания практически не заметно и им можно пренебречь при разработке цифровых высокотемпературных схем.

ЗАКЛЮЧЕНИЕ

Экспериментально исследованы электротепловые характеристики частично обедненных выполненных по технологии 0.25 мкм КНИ КМОП транзисторов в диапазоне температур 25–225°C и высоких приложенных напряжениях. На основе экспериментальных данных численно исследован вклад эффекта самонагревания в ВАХ КНИ КМОП транзисторов в исследуемом диапазоне температур. Показано, что с ростом окружающей температуры при сохранении работоспособности транзисторов и инвертора на их основе вклад механизма самонагревания последовательно снижается. Детальный учет этого процесса позволяет достоверно оценить снижение тока транзистора.

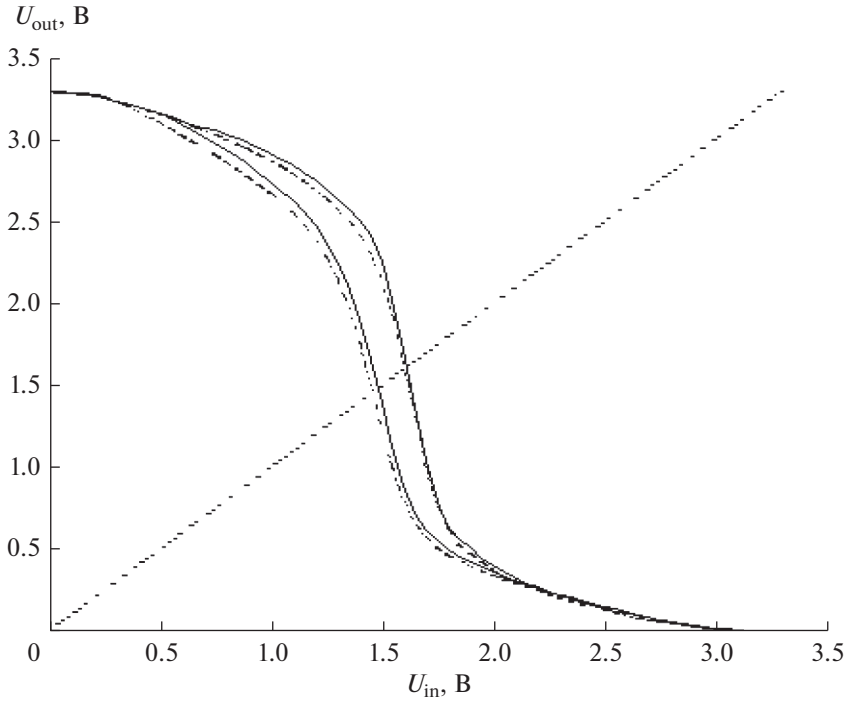

Рис. 4. Статическая характеристика инвертора. Штрих-пунктирная линии – расчет без учета саморазогрева; сплошные линии – расчет с учетом саморазогрева, левая пара при T_0 = 25°C, правая пара – T_0 = 225°C.

Предложенная методика позволяет критически оценить вклад эффекта самонагревания. Недооценка этого факта приводит к необоснованным значениям максимальной температуры отдельного КНИ КМОП транзистора и переоценке его предельных энергетических возможностей и всей микросхемы в целом, что особенно важно для аналоговых приложений.

Публикация выполнена в рамках государственного задания ФГУ ФНЦ НИИСИ РАН (выполнение фундаментальных научных исследований ГП 14) по теме № 0065-2019-0018 “Исследование и построение моделей и конструкций элементов микроэлектроники в расширенном диапазоне температур (–60–300°C)”.

Приложение 1.

Тепловая модель транзистора

Стационарное уравнение теплопроводности и граничные условия в рамках сформулированных в статье допущений имеют следующий вид.

1. Уравнение теплопроводности

$$\mathrm{div}(\lambda_i(T_i(\overline{x})\mathrm{grad}(T_i(\overline{x})) = 0,$$

где $i = 1, 2$; $\overline{x} \in s$ – пространственные области для элементов прямоугольной формы

$$\overline{x} = \{x_1, x_2, x_3\},\quad 0 < x_1 < L_{x1},\quad 0 < x_2 < L_{x2},\quad 0 < x_3 < L_{x3},\quad L_{x1},\ L_{x2}, L_{x3}$$

– характерные размеры элемента.

2. Граничные условия на верхней поверхности структуры

$$\lambda_1(T_1)\frac{\partial T_1(\overline{x})}{\partial n} = \begin{cases} Q_a, \overline{x} \in s_a \\ 0, \overline{x} \in s_{ts} \end{cases},$$

где s_{ts} – область, занимаемая верхней поверхностью кристалла, n – вектор внешней нормали к поверхностям;

– на нижней поверхности

$$\lambda_2(T_2)\frac{\partial T_2(\overline{x})}{\partial n} + \alpha T_2(\overline{x}) = 0,,$$

где $\overline{x} \in s_{bs}$, s_{bs} – область нижней поверхности, λ_2 – коэффициент теплопроводности теплоотвода, α – коэффициент конвективного теплообмена с окружающей средой;

– на боковых поверхностях:

$$\lambda_i(T_i)\frac{\partial T_i(\overline{x})}{\partial n} + \alpha T_i(\overline{x}) = 0,$$

где $\overline{x} \in s_{sf(i)}$, $s_{sf(i)}$ – площадь боковой поверхности i-го слоя;

– условия сопряжения на границах контакта двух слоев:

$$\lambda_1(T_1)\frac{\partial T_1(\overline{x})}{\partial n} = \lambda_2(T_2)\frac{\partial T_2(\overline{x})}{\partial n}, \quad T_1(\overline{x}) = T_2(\overline{x}),$$

где $\overline{x} \in s_c$, s_c – область контакта.

Зависимость плотности мощности от температуры активной области определяется из уравнения электротепловой обратной связи. Для базовых приборных структур определение плотности рассеиваемой мощности при заданном способе включения полупроводникового прибора в электрическую цепь обычно сводится к расчету плотности токов и потенциала по уравнениям вольт-амперных характеристик приборов [12]. Тогда плотность тепловой мощности находится в результате решения трансцендентного уравнения [9], которое в нашем случае имеет вид:

$$Q_a(T_a) = A_{s\text{-}h}\exp\left(-\frac{E_g - q(U_{gs} + \frac{rs_a}{U_{ds}}Q_a(T_a))}{kT_a}\right),$$

где r – входное сопротивление транзистора; E_g – ширина запрещенной зоны полупроводника; $A_{s\text{-}h}$ – коэффициент пропорциональности независящий от температуры, q –заряд электрона; k – постоянная Больцмана.

Температурное поле в структуре находится при помощи численного решения системы нелинейных уравнений теплопроводности и уравнения электротепловой обратной связи с учетом условия сохранения потребляемой транзистором электрической мощности. При моделировании электротепловых характеристик КНИ МОП-транзистора на боковых поверхностях структуры заданы адиабатные граничные условия: $\frac{\partial T_i(\overline{x})}{\partial n} = 0$. Температура нижней поверхности корпуса равна температуре окружающей среды T_0: $T_3(\overline{x}) = T_0$.

СПИСОК ЛИТЕРАТУРЫ

1. *Vassighi A., Sachdev M.* Thermal and power management of integral circuits. New York, NY, USA: Springer-Verlag, 2006.
2. *Wang L., Fjeldly T., Iniguez B., Slade H., Shur M.* Self-heating and kink effects in a-Si:H thin film transistors. IEEE Trans Electron Device. 2000. V. 47. № 2. P. 387–397.
3. *Watson J., Castro G.* High temperature electronic pose design and reliability challenge. Analog Dialog. 2012. V. 46. http://www.analog.com/ (дата обращения: 22.08.2018).
4. Транзистор со структурой метал–оксид–полупроводник на подложке кремний на изоляторе: пат. 2477904 Рос. Федерация: МПК H01L29/78/ Бабкин С.И., Волков С.И., Глушко А.А.; заявитель и патентообладатель Учреждение Российской академии наук Научно-исследовательский институт системных исследований РАН (НИИСИ РАН) (RU); заявл. 25.07.2011; опубл. 20.03.2013.
5. *Волков С.И.* Опыт разработки радиационно-стойких библиотек и СБИС с применением специализированной САПР. URL: http://www.myshared.ru/slide/467770/ (дата обращения: 2018).
6. *Marani R., Perri A.G.* Analytical electro thermal modeling of multi layer structure electronic devices. The Open Electrical & Electronic Engineering Journal. 2010. № 4. P. 32–39.
7. *Neamen D.* Semiconductor physics & devices: basic principles. New York, McGaw-Hill, 2011, 760.
8. *Fiegna C., Yang Y., Sangiorgi E., O'Neill A.G.* Analysis of self-heating effects in ultra thin body SOI MOSFETs by device simulation. IEEE Trans. Electron. Devices. 2008. V. 55. № 1. P. 233–244.
9. *Jin W., Liu W., Fung S., Chan P., Hu C.* SOI thermal impedance extraction methodology and Its significance for circuit simulation. IEEE Trans Electron Device. 2001. V. 48. № 4. P. 730–736.
10. *Razavi B.* CMOS technology characterization for analog and RF design. IEEE Journ. on Solid-State Circuits. 1999. V. 34 . № 3. P. 268–276.
11. URL: https://www.comsol.ru/heat-transfer-module. Программное обеспечение для расширенного моделирования теплопередачи (дата обращения 17.02.2018).
12. *Козлов Н.А., Нечаев А.М., Синкевич В.Ф.* Расчет стационарных тепловых полей в структурах мощных транзисторов. Электронная техника. Серия 2. Полупроводниковые приборы. 1989. Вып. 1(198). С. 19–24.