МИКРОЭЛЕКТРОНИКА, 2021, том 50, № 5, с. 384–389

____ МОДЕЛИРОВАНИЕ ТЕХНОЛОГИЧЕСКИХ _ ПРОЦЕССОВ МИКРОЭЛЕКТРОНИКИ =

УДК 621.3.049.77

ФИЗИКО-ТОПОЛОГИЧЕСКОЕ МОДЕЛИРОВАНИЕ ОБЪЕМНОЙ КОНДЕНСАТОРНОЙ СТРУКТУРЫ С БАРЬЕРОМ ШОТТКИ

© 2021 г. С. Ш. Рехвиашвили^{а,} *, Д. С. Гаев^b, А. Н. Бойко^с

^аИнститут прикладной математики и автоматизации КБНЦ Российской АН, Ул. Шортанова, 89А, Нальчик, 360000 КБР, Россия ^bКабардино-Балкарский государственный университет им. Х.М. Бербекова, Нальчик, КБР, Россия

Кавароино-далкарский госубарственный университет им. А.М. Бербекова, Пальчик, КБГ, Госсия

^сМосковский институт электронной техники (МИЭТ), Площадь Шокина, 1, Зеленоград, Москва, 124498 Россия *E-mail: rsergo@mail.ru

Поступила в редакцию 28.01.2021 г. После доработки 15.02.2021 г. Принята к публикации 20.02.2021 г.

Предложена и численно реализована физико-топологическая модель интегрального конденсатора на основе барьера Шоттки. Теоретически показано, что путем формирования объемной функциональной структуры конденсатора можно добиться значительного увеличения его емкости. Составлена распределенная эквивалентная схема конденсатора, учитывающая конструктивно-технологические особенности. Построена SPICE-модель интегрального конденсатора и на численном примере проведена идентификация параметров модели. С помощью схемотехнического моделирования изучено влияние паразитных параметров на характеристики интегрального конденсатора.

Ключевые слова: интегральный конденсатор, варикап, объемная структура, физико-топологическое моделирование, эквивалентная электрическая схема

DOI: 10.31857/S0544126921040098

введение

Конденсаторы в полупроводниковых интегральных микросхемах могут изготавливаться на основе *p*-*n*-переходов транзисторных структур. Как известно, емкость таких конденсаторов определяется преимущественно барьерной емкостью области пространственного заряда (ОПЗ). Вследствие высоких уровней легирования, наибольшую емкость имеет переход "эмиттер-база". Однако, этот переход имеет небольшое напряжение пробоя, поэтому для изготовления конденсаторов чаще всего используются переходы "база-коллектор" и "коллектор-подложка". Основными недостатками интегральных конденсаторов на биполярных транзисторных структурах являются низкие значения емкости и добротности. Эти недостатки отсутствуют в МОП-конденсаторах, емкость которых, помимо всего прочего, не зависит от приложенного напряжения. Еще одним перспективным направлением в разработках интегральных конденсаторов представляется применение планарных структур на основе контакта "металл-полупроводник" или барьера Шоттки. Концентрация свободных электронов в металле предельно высока, поэтому ОПЗ формируется в тонком поверхностном слое полупроводника. Кроме того, ток через структуру "металл-полупроводник" почти полностью обусловлен основными носителями заряда. Это приводит к снижению инерционности приборов на основе данной структуры за счет исключения явлений инжекции, накопления и рассасывания зарядов. Контактная разность потенциалов низкобарьерных диодов Шоттки с тонкими легированными слоями не превышает 0.2–0.3 В, что примерно в два раза меньше, чем в случае контакта двух кремниевых областей разного типа проводимости. Таким образом, конденсаторы на переходах "металл-полупроводник" могут обладать высокой добротностью.

Структуры "металл-полупроводник" широко применяются в СВЧ-детекторах, фотодиодах и транзисторах [1]. Кроме того, ведутся активные исследования оптоэлектронных свойств диодов Шоттки на пористом кремнии [2–4]. Такие диоды в [5–8] предложено использовать для создания варикапов с большой емкостью. Высокоемкостные конденсаторы на диодах Шоттки представляются перспективными компонентами не только для радиоэлектронных схем, но и для создания качественно новых микроэлектромеханических систем [9] и интегральных схем с мемристорами [10].

Настоящая работа посвящена моделированию эксплуатационных характеристик объемного интегрального конденсатора на основе перехода "металл—полупроводник", который может быть изготовлен с помощью стандартных технологических процессов литографии, травления и напыления. В качестве теоретической основы ис-



Рис. 1. Технологическая структура интегрального конденсатора.

пользуются методы физико-топологического моделирования [11–13], которые базируются на аналитических и численных решениях краевых задач для уравнения Пуассона и моделях электрофизических параметров. В качестве практического примера проводится схемотехническое моделирование RC-фильтра высоких частот на основе интегрального конденсатора. Полученные результаты представляют определенный интерес с точки зрения развития новых методов проектирования и моделирования трехмерных интегральных схем [13, 14]. Аналогичные подходы для моделирования структур с p–n-переходами применялись, например, в [15–19].

ФИЗИКО-ТОПОЛОГИЧЕСКАЯ МОДЕЛЬ КОНСТРУКЦИИ

Структура интегрального конденсатора представлена на рис. 1. Оптимальная топология одной ячейки конденсатора выполняется в форме двух квадратов (рис. 2). Прибор изготавливается по



Рис. 2. Геометрия функционального элемента интегрального конденсатора.

МИКРОЭЛЕКТРОНИКА том 50 № 5 2021

стандартной планарно-эпитаксиальной технологии со скрытым слоем и изоляцией p-n-переходами. В эпитаксиальном слое с помощью глубокого реактивного ионного травления (DRIE метод) формируются углубления требуемых размеров. Далее, с помощью химического осаждения из газовой фазы (CVD метод) наносится пленка металла и тем самым получается объемная структура конденсатора с барьером Шоттки.

Рассмотрим контакт полупроводника *n*-типа с металлом. Предполагается, что электроны из тонкого поверхностного слоя полупроводника переходят в металл. В этом слое возникает потенциальный барьер высотой [20, с. 23]: $\varphi_b = \varphi_m - \chi_s + \delta \varphi$, где φ_m — работа выхода электрона из металла, χ_s энергия электронного сродства полупроводника, $\delta \varphi$ — учитывает поверхностные электронные состояния на границе раздела. Функция потенциала в обеденной области полупроводника является решением уравнения Пуассона

$$\Delta \varphi = -\frac{\rho}{\varepsilon_0 \varepsilon},\tag{1}$$

где Δ — оператор Лапласа, ρ — объемная плотность заряда, $\varepsilon = 12$ — диэлектрическая проницаемость кремния, ε_0 — электрическая постоянная. В одномерном случае для резкого и плоского перехода при

$$\varphi(d) = 0, \ \left(\frac{d\varphi}{dx}\right)_{x=d} = 0, \ \rho = qN_D$$

решение уравнения (1) имеет вид

$$\varphi(x) = \frac{qN_D}{2\varepsilon_0\varepsilon} (d-x)^2, \qquad (2)$$

где q – заряд электрона, N_D – концентрация донорной примеси, d – ширина ОПЗ. При x = 0 и $\varphi(0) = \varphi_b$ из (2) получается известная формула

$$d = \sqrt{\frac{2\varepsilon_0 \varepsilon \varphi_b}{q N_D}}.$$
 (3)

Емкость одного структурного элемента конденсатора в форме правильного параллелепипеда, показанного на рис. 2, равна

$$C = C_1 + C_2 = C_0(b^2 + 4ax_j),$$

$$C_0 = \frac{\varepsilon_0 \varepsilon}{d} = \sqrt{\frac{q\varepsilon_0 \varepsilon N_D}{2\varphi_b}},$$
(4)

где C_1 и C_2 – емкость торцевых и боковых частей структуры, C_0 – удельная емкость перехода, a и b – планарные размеры структуры, x_j – глубина лунки. Полная емкость конденсатора получается умножением (4) на количество структурных элементов (ячеек) в конструкции; зависимость емкости от внешнего напряжения U учитывается делением (4) на безразмерный фактор $\sqrt{1 \pm U/\phi_{h}}$.

Основными статическими параметрами интегрального конденсатора являются ток насыщения и встроенное сопротивление. Согласно теории термоэлектронной эмиссии [20, с. 96], для тока насыщения имеем

- 1-

$$I_{S} = \frac{qN_{C} \langle v \rangle (b^{2} + 4ax_{j})}{4} \exp\left(-\frac{q\varphi_{b}}{kT}\right), \ \langle v \rangle = \sqrt{\frac{8kT}{\pi m}}, \ N_{C} = 2\left[\frac{2\pi mkT}{(2\pi\hbar)^{2}}\right]^{3/2},$$
(5)

где k и \hbar — постоянные Больцмана и Планка, $\langle v \rangle$ — средняя тепловая скорость электронов, N_C — эффективная плотность состояний электронов в зоне проводимости, m — эффективная масса электрона в полупроводнике. Для кремния $m[001] = 2.05m_e$ и $m[111] = 2.15m_e$, где m_e масса электрона в вакууме. Вследствие конструктивных особенностей конденсатора его активное сопротивление будет определяться сопротивлением эпитаксиального слоя. Расчет сопротивления осуществляется посредством декомпозиции функционального слоя на отдельные ортогональные области. Для элемента на рис. 2 получается формула

$$\frac{1}{R} = \sum_{l} \frac{1}{r_l} = q N_D \mu_n \left(\frac{a^2}{h - x_j} + \frac{b^2 - a^2}{h} + 4 \left[\frac{b - a}{2ax_j} + \frac{2(h - x_j)}{a(b - a)} + \frac{s}{a} \right]^{-1} \right),\tag{6}$$

где r_l — сопротивления областей, μ_n — подвижность электронов, h — толщина эпитаксиального слоя с учетом его диффузионного размытия, s — коэффициент, учитывающий растекание тока от боковых граней лунки. В круглых скобках первое слагаемое относится к области под лункой; второе слагаемое отвечает за область вокруг лунки; слагаемое в квадратных скобках учитывает вклад боковых граней лунки. Если предположить, что растекание тока, который протекает от боковых граней лунки. Если предположить, что растекание тока, который протекает от боковых граней к скрытому слою, аналогично растеканию тока на перегибах меандрового резистора, то можно принять s = 0.55 [21, с. 45]. Подвижность электронов (размерность см²/(B · с)) рассчитывается по следующей эмпирической формуле [13]:

$$\mu_{n} = \mu_{1} + \frac{\mu_{2}}{1 + \left(\frac{N}{N_{0}}\right)^{\alpha}},$$

$$\mu_{1} = 88T_{n}^{0.57}, \ \mu_{2} = 1251.8T_{n}^{2.33},$$

$$N_{0} = 1.26 \times 10^{17}T_{n}^{-2.4}, \ \alpha = 0.88T_{n}^{0.146},$$
(7)

где $N = N_D + N_A$ — полная концентрация легирующей примеси, $T_n = 300/T$. Формула (7) корректно учытывает рассеяние электронов на ионизированных примесях и акустических фононах.

Аналитическая модель (1)-(7) по своей сути одномерная, хотя и применяется здесь к трехмерному объекту. Это является основным недостатком модели. Чтобы установить условия модели, применимости необходимо помощью (1) численно промоделировать пространственное распределение электрического поля внутри ОПЗ с учетом геометрии контактирующих областей. Это, в частности, позволит визуализировать искажения обедненного слоя в виде отклонений от прямоугольной формы вблизи изгибов структуры. Для этих целей внутри ОПЗ для уравнения (1) в квадрате $\overline{D} = \{(x, y):$ $0 \le x \le d, 0 \le y \le d$ со стороной *d* решалась разностная схема (задача Дирихле):

$$(\phi_{i+1,j} + \phi_{i-1,j} + \phi_{i,j+1} + \phi_{i,j-1}) - 4\phi_{i,j} = -\frac{\xi^2}{\varepsilon_0 \varepsilon} \rho_{i,j},$$

$$\rho_{i,j} = \begin{cases} \rho_0, (x_i, y_j) \in S, \\ 0, (x_i, y_j) \in M, \end{cases} \phi(x_i, y_j) \Big|_{\Gamma_M} = \phi_b,$$

$$\phi(x_i, y_j) \Big|_{\Gamma_S} = 0, \quad x_i = i\xi, \quad y_j = j\xi, \quad i, j = \overline{0, N},$$

$$(8)$$

где M и S – области, занятые металлом и полупроводником, Γ_M – граница раздела "металл—полупроводник", Γ_S и ρ_0 – граница ОПЗ и плотность заряда в полупроводниковой области, $\xi = d/N$ – шаг равномерной сетки. Разностная схема (8) имеет

МИКРОЭЛЕКТРОНИКА том 50 № 5 2021



Рис. 3. Конфигурации электрического поля в барьерах Шоттки. Графики построены в относительных единицах.

погрешность аппроксимации $O(\xi^2)$. Схема (8) решалась с помощью метода релаксации [22]. Алгоритм заключается в проверке и численной коррекции уравнений на каждом шаге итерационного процесса. В итоге последовательные итерации приводят ("релаксируют") к искомому решению краевой задачи.

На рис. 3 приведены результаты численного моделирования: (а) – участок ОПЗ в структуре "металл-полупроводник" с углом изгиба $\pi/2$; (б) – участок ОПЗ в тонком слое полупроводника между двумя металлическими контактами. Значения ρ_0 при моделировании подбирались так, чтобы максимум функции $\phi(x, y)$ достигался строго на границе Г_м. Вычислительные эксперименты показывают, что в окрестностях изгибов металлизации и при малых расстояниях между металлическими контактами происходят значительные пространственные трансформации ОПЗ. Если при заданном уровне легирования размеры функциональных областей конденсатора будут соизмеримы с шириной ОПЗ, которая определяется формулой (3), то даже малые изменения геометрии ОПЗ могут оказывать критическое влияние на свойства конденсатора. В этом случае аналитическая модель (1)–(7), очевидно, уже неприменима. Воспользоваться этой моделью для расчета интегрального конденсатора на рис. 1 можно, если обеспечивается условие

$$a \gg \max\{d, \lambda + 2\Delta, \sqrt{p/p_0}\},$$
 (9)

где λ — разрешающая способность литографического процесса, Δ — горизонтальное растравливание, *p* — заданная мощность, *p*₀ = 1 – 4.5 Вт/мм² максимально допустимая удельная мощность рассеивания [21, с. 44]. Как показывает модели-

МИКРОЭЛЕКТРОНИКА том 50 № 5 2021

рование, расстояние от дна лунки до скрытого слоя должно быть намного меньше расстояния между соседними лунками. Это позволит минимизировать токи утечки, протекающие в горизонтальных направлениях. Смыкание ОПЗ соседних лунок при отрицательных напряжениях смещения надежно исключается, если расстояние между ними будет намного больше, чем 2*d*.

ЭКВИВАЛЕНТНАЯ ЭЛЕКТРИЧЕСКАЯ СХЕМА

Схемотехническое моделирование интегрального конденсатора с учетом его физико-топологических параметров наиболее адекватно может быть проведено с помощью распределенной эквивалентной схемы [12]. В нашем случае требуется обеспечить соответствие этой схемы функциональному элементу на рис. 2; параметры схемы должны учитывать принцип декомпозиции, согласно которому получены формулы (4)–(6).

На рис. 4 приведена предлагаемая эквивалентная схема элемента конденсатора. Источники тока I1–I6 описывают идеальные барьеры Шоттки. Резисторы R1, R2 и конденсаторы C1, C2 учитывают составляющие от дна лунки и областей вокруг лунки. Резисторы R3–R10 и конденсаторы C3 – C6 отвечают за вклады от боковых частей лунки. Диод D описывает влияние подложки и скрытого слоя.

Для идентификации параметров эквивалентной схемы нами рассматривалась структура при T = 300 К со следующими типовыми конструктивно-технологическими параметрами: эпитаксиальный слой с ориентацией (111) и уровнем легирования $N_D = 5 \times 10^{16}$ см⁻³; a = 5 мкм; b = 15 мкм; $x_j = 2$ мкм; h = 3 мкм; $\varphi_b = 0.6$ эВ –



Рис. 4. Распределенная эквивалентная схема функционального элемента интегрального конденсатора.



Рис. 5. Осциллограмма сигнала фильтра высоких частот на основе интегрального конденсатора.

характерное значение для контакта Al–Si [20]. Рассчитанные по (3)–(6) сосредоточенные параметры конденсатора равны C = 0.22 пФ, $I_S = 5.12$ нА, R = 13.4 Ом.

Схемотехническое моделирование интегрального конденсатора осуществлялось на примере простейшего RC-фильтра высоких частот. Использовалась программа TINA-TI (Texas Instruments). Параметры эквивалентной схемы рассчитывались в соответствии с рассмотренной выше физико-топологической моделью. Задание на моделирование в SPICE-формате приведено ниже.

```
* Modeling of Integrated Capacitor
VG1 1 0 PULSE(-1 1 0 0 0 0.2N 0.4N)
D1 1 2 D_Schottky_1
D2 1 2 D_Schottky_2
D3 1 2 D_Schottky_3
D4 1 2 D_Schottky_3
D5 1 2 D_Schottky_3
D6 1 2 D_Schottky_3
Ds 0 2 D_Sub
Rn 2 0 130
```

.MODEL D_Schottky_1 D(IS=0.483N RS= 52.269 CJO=21.055F VJ=0.6) .MODEL D_Schottky_2 D(IS=3.867N RS= 19.601 CJO=0.168P VJ=0.6) .MODEL D_Schottky_3 D(IS=0.193N RS= 849.372 CJO=8.422F VJ=0.6) .MODELD_Sub D(IS=1F RS=100MEG CJO= 0.1P VJ=1) .TRAN 0.1P 1N .PROBE V([2]) .END

На рис. 5 показаны результаты моделирования переходного процесса фильтра. Полученная осциллограмма типична для фильтра высоких частот [23, с. 15]. Процессы переключения обусловлены барьерными и диффузионными емкостями в диоде Шоттки и диоде на основе p-n-перехода "подложка-скрытый слой". Времена разрядки определяются емкостями, встроенными сопротивлениями интегральных областей и нагрузочным сопротивлением фильтра. Из-за различия электрофизических свойств диода Шоттки и паразитного диода D имеет место асимметрия сигнала. Подробное исследование влияния подложечной структуры на работу интегрального конденсатора на барьере Шоттки представляет большой интерес и является предметом отдельной работы.

ЗАКЛЮЧЕНИЕ

Представлены результаты теоретического исследования интегрального 3D-конденсатора на основе барьера Шоттки. Выделяются следующие основные результаты: 1) разработана и реализована физикотопологическая модель прибора; 2) с учетом физико-топологической модели разработана и реализована распределенная эквивалентная электрическая схема прибора; 3) проведено схемотехническое моделирование фильтра высоких частот на основе интегрального конденсатора. Полученные результаты важны для проектирования и изготовления интегральных конденсаторных структур с заданными параметрами, а также, по нашему мнению, вносят определенный вклад в общее развитие теоретической базы для 3D-микроэлектроники [14].

Авторы заявляют, что у них нет конфликта интересов.

СПИСОК ЛИТЕРАТРЫ

- 1. *Kwok K.Ng.* Complete Guide to Semiconductor Devices. Wiley-IEEE Press, 2002.
- Puisford N.J., Rikken G.L.J.A., Kessener Y.A.R.R., Lous E.J., Venhuizen A.H.J. Carrier injection and transport in porous silicon Schottky diodes // J. Luminescence. 1993. V. 57. P. 181–184. https://doi.org/10.1016/0022-2313(93)90129-B
- Lazarouk S., Katsouba S., Tomlinson A., Benedetti S., Mazzoleni S., Mulloni S., Mariotto G., Pavesi L. Optical characterization of reverse biased porous silicon light emitting diode // Materials Science and Engineering B. 2000. V. 69–70. P. 114–117. https://doi.org/10.1016/S0921-5107(99)00280-9
- Selvam K., Rajashankar S., Haji-Sheikh M.J. Measurement of light sensitivity of chromium/porous silicon Schottky diodes made by silicon nitride masking // Twelfth International Conference on Sensing Technology (ICST), IEEE, 2019. P. 330–335. https://doi.org/10.1109/ICSensT.2018.8603629
- Vega D., Reina J., Pavon R., Rodriguez A. High-density capacitor devices based on macroporoussilicon and metal electroplating // IEEE Transactions on Electron Devices. 2014. V. 61. № 1. C. 116–122. https://doi.org/10.1109/TED.2013.2290065
- Vega D., Reina J., Marti F., Pavon R., Rodriguez A. Macroporous silicon for high-capacitance devicesusing metal electrodes // Nanoscale Research Letters. 2014. V. 9. P. 473.
 - https://doi.org/10.1186/1556-276X-9-473
- 7. Тимошенков С.П., Гаев Д.С., Бойко А.Н. Варикап и способ его изготовления // Патент на изобретение RU 2614663, заявка № 2015156481 от 29.12.2015.
- 8. Тимошенков С.П., Бойко А.Н., Гаев Д.С., Калмыков Р.М. Интегральный варикап повышенной емкости на основе пористого кремния // Известия вузов. Электроника. 2017. Т. 22. № 1. С. 15–19.

МИКРОЭЛЕКТРОНИКА том 50 № 5 2021

[*Timoshenkov S.P., Boyko A.N., Gaev D.S. et al.* An Integrated High-Capacitance Varicap Based on Porous Silicon // Russian Microelectronics. 2018. V. 47. P. 465–467. DOI 10.1134/S1063739718070156]

- 9. Драгунов В.П., Остертак Д.И. Микроэлектромеханические преобразователи // Микроэлектроника. 2012. Т. 41. № 2. С. 120–135. [Dragunov V.P., Ostertak D.I. Microelectromechanical converters // Russian Microelectronics. 2012. V. 41. № 2. Р. 107–121. DOI 10.1134/S1063739712010027]
- Ракитин В.В., Русаков С.Г. Мемристорный генератор последовательности импульсов // Микроэлектроника. 2019. Т. 48. № 4. С. 300–307. [Rakitin V.V., Rusakov S.G. Memristor Based Pulse Train Generator // Russian Microelectronics. 2019. V. 48. № 4. Р. 255– 261. DOI 10.1134/S1063739719040073]
- Бубенников А.Н. Моделирование интегральных микротехнологий, приборов и схем. М.: Высш. шк., 1989.
- Автоматизация проектирования БИС. В 6 кн. Практ. пособие. Кн. 5. Кремлев В.Я. Физико-топологическое моделирование структур элементов БИС. М.: Высш. шк., 1990.
- 13. *Kircher R., Bergner W.* Three-dimensional simulation of semiconductor devices. Birkhauser Verlag, 1991.
- 14. *Pavlidis V.F., Savidis I., Friedman E.G.* Three-dimensional integrated circuit design. Morgan Kaufmann Publishers, 2017.
- Baccarani G., Ciampolini P., Pierantoni A. Three-dimensional simulation of semiconductor devices:state of the art and prospects // Nuclear Instruments and Methods in Physics Research. 1993. A326. P. 253–259. https://doi.org/10.1016/0168-9002(93)90360-T
- 16. *Ubaldi F, Pozzi G., Fazzini P.F., Beleggia M., Beleggia M.* Three-dimensional field models for reverse biased pnjunctions. In book: Microscopy of Semiconducting Materials. Cambridge, 2007.
- Kosec G., Trobec R. Simulation of semiconductor devices with a local numerical approach // Engineering Analysis with Boundary Elements. 2015. V. 50. P. 69–75. https://doi.org/10.1016/j.enganabound.2014.07.013
- Nouar F.S., Mansouri S., Amrani M., Marie P., Massoum M. Three-dimensional devices transport simulation lifetime and relaxation semiconductor // International J. Electrical and Computer Engineering. 2015. V. 5. № 2. P. 243–250. https://doi.org/10.11591/ijece.v5i2.pp243-250
- Benaichi M., Chetouani A., Karkri A., Moussaid D., Elqabbaj S.E. Three-dimensional drift-diffusion model for simulation and investigation of bordering effects in silicon solar cells // Materials Today: Proceedings. 2019. V. 13. P. 630–636. https://doi.org/10.1016/j.matpr.2019.04.022
- 20. *Rhoderick E.H., Williams R.H.* Metal-semiconductor contacts. Oxford University Press, 1988.
- Пономарев М.Ф., Коноплев Б.Г. Конструирование и расчет микросхем и микропроцессоров. М.: Высш. шк., 1986.
- 22. Press W.H., Teukolsky S.A., Vetterling W.T., Flannery B.P. Numerical recipes: the art of scientific computing. Cambridge University Press, 2007.
- 23. *Tietze U., Schenk Ch., Schmid E.* Electronic Circuits: Designand Applications. Springer-Verlag, 1991.