

МОДЕЛИРОВАНИЕ ТЕХНОЛОГИЧЕСКИХ ПРОЦЕССОВ МИКРОЭЛЕКТРОНИКИ

УДК 621.382

ПРИМЕНЕНИЕ ИНТЕРПОЛЯЦИИ В МИКРОСХЕМЕ СЧИТЫВАНИЯ СИГНАЛОВ GEM ДЕТЕКТОРОВ

© 2021 г. В. В. Шумихин^{а, *}, Э. В. Аткин^а, Д. А. Азаров^а, П. Ю. Иванов^а, Д. Д. Норманов^а

^а *Национальный исследовательский ядерный университет “МИФИ” (НИЯУ МИФИ),
Каширское ш., 31, Москва, 115409 Россия*

**E-mail: vvshumikhin@mephi.ru*

Поступила в редакцию 24.09.2020 г.

После доработки 28.10.2020 г.

Принята к публикации 28.10.2020 г.

Приводятся результаты проектирования специализированной интегральной микросхемы, предназначенной для считывания сигналов GEM детекторов. Микросхема имеет встроенную цифровую систему обработки сигналов, предназначенную для вычисления максимальной амплитуды сигнала (входного заряда) и основанную на принципе интерполяции. Применение интерполяции позволило вычислять максимальную амплитуду заряда с точностью 1.5 МЗР при использовании встроенного 10-битного АЦП с максимальной частотой преобразования 25 МГц для усилителя-формирователя с временем достижения максимума 320 нс. Микросхема разработана по КМОП технологии UMC MMRF 180 нм.

DOI: 10.31857/S0544126921050069

ВВЕДЕНИЕ

В считывающей электронике, предназначенной для амплитудных измерений, существует несколько известных подходов к поиску пика сигнала:

1) аналоговое пиковое детектирование [1]. Недостатками аналогового детектирования пика являются: наличие статических ошибок, высокая потребляемая мощность пикового детектора, наличие мертвого времени, а также необходимость в цифровом преобразовании значения максимума для последовательной передачи данных по высокоскоростным интерфейсам;

2) использование сгенерированного сигнала “время над порогом” [2], который дает как отметку начала, так и прогнозирование амплитуды сигнала по его длительности. Недостатками такого подхода являются относительно невысокая линейность и точность обнаружения пика;

3) использование высокоскоростного АЦП и нахождение пика путем выбора максимального значения из полученных отсчетов [3]. Точность определения пика напрямую зависит от быстродействия АЦП. Для обработки быстрых сигналов требуется АЦП с очень высокой скоростью. Например, для обработки максимального сигнала с временем пика формирователя 100 нс необходим АЦП с частотой дискретизации более 100 МГц при разрешении 10 бит [4, 5];

4) использование высокоскоростного АЦП и передача всех отсчетов в систему удаленной обработки для вычисления пика сигнала с помощью

программного обеспечения [6]. Преимущество такого подхода — снижение требований к быстродействию АЦП. Также этот подход имеет ряд преимуществ перед другими, поскольку передача необработанных данных позволяет сохранить гибкость дальнейшей обработки цифрового сигнала. Недостатком такого подхода является необходимость передачи огромного количества данных из микросхемы считывания во внешнюю систему обработки данных. В современных экспериментах поток данных от одной многоканальной микросхемы легко достигает нескольких Гбит/с, что делает электронику более сложной и дорогой.

В статье описывается подход, основанный на технике интерполяции. Использование интерполяции для вычисления пика сигнала внутри микросхемы, позволяет значительно уменьшить поток выходных данных, сохраняя точность обнаружения пика, одновременно снижая требования к скорости АЦП.

СТРУКТУРА МИКРОСХЕМЫ

Микросхема предназначена для считывания сигналов GEM детекторов [7]. Прототип имеет 8 аналоговых каналов считывания с дифференциальной структурой для повышения помехоустойчивости. Сигнал в каждом канале оцифровывается 10-битным АЦП последовательного приближения с частотой дискретизацией 25 МГц и после обрабатывается интерполятором. Данные из всех восьми каналов сериализуются и переда-

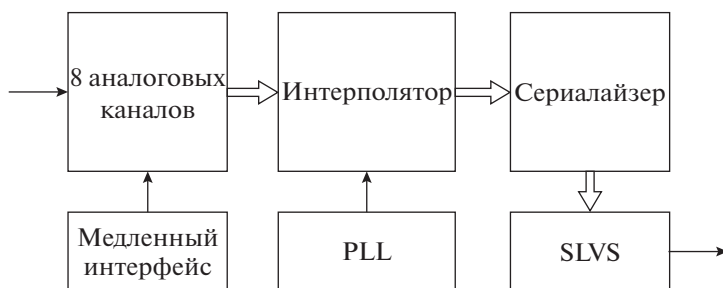


Рис. 1. Структурная схема микросхемы.



Рис. 2. Структура канала.

ются по SLVS интерфейсу [8] с частотой 320 МГц. Для управления микросхемой используется медленный интерфейс. Упрощенная структура микросхемы приведена на рис. 1.

АНАЛОГОВЫЙ КАНАЛ

Аналоговый канал имеет дифференциальную структуру, начиная с выхода зарядочувствительного усилителя (ЗЧУ) (см. рис. 2). Зарядовый сигнал с детектора преобразуется в напряжение, фильтруется усилителем-формирователем и обрабатывается АЦП.

Зарядочувствительный усилитель реализован по архитектуре телескопического каскода с дополнительным (boosting) усилителем. Для обеспечения низкого уровня шума, в качестве входного транзистора, выбран n-канальный МОП транзистор с эквивалентной шириной 3 мм и длиной 300 нм. Ток, протекающий через входной транзистор равен 1.5 мА. Коэффициент передачи определяется емкостью обратной связи 500 фФ. Для разряда емкости используется резистор 500 кОм. Псевдодифференциальный выход ЗЧУ обеспечивается применением фильтра низких частот, построенным на псевдорезисторе. Более подробно схема описана в статье [9].

Усилитель-формирователь (УФ) представляет из себя интегратор второго порядка, построенный на двух полностью дифференциальных усилителях, формирующих выходные сигналы относительно напряжения 0.9 В, равного половине напряжения питания. УФ имеет изменяемую постоянную времени 210 и 320 нс.

Ключ выполняет функцию переключения сигналов при изменении полярности входного сигнала. Дополнительный усилитель обеспечивает

усиление сигнала для увеличения размаха сигнала на входе АЦП.

Эквивалентный шумовой заряд канала составляет 1000 эл при паразитной емкости детектора 50 пФ. Потребляемая мощность аналоговой части канала 4 мВт. Канал рассчитан на работу с сигналами обеих полярностей с динамическими диапазоном до 100 фКл.

АЦП построен по архитектуре последовательного приближения MCS (англ. MergedCapacitor-Switching) [10]. Применение архитектуры MCS позволяет сократить время преобразования на 1 такт и уменьшить площадь матрицы АЦП в 2 раза по сравнению с традиционной архитектурой. АЦП имеет дифференциальный вход. АЦП имеет разрядность 10 бит и частоту дискретизации 25 МГц. Потребляемая мощность АЦП составляет 1 мВт. Запуск начала преобразования задается внешним сигналом. Цифровые сигналы с выхода АЦП поступают на вход интерполятора.

ИНТЕРПОЛЯТОР

Интерполяция позволяет найти функцию кривой, которая проходит через заданный набор точек. Зная функцию, можно вычислить промежуточные значения вблизи ожидаемого пика сигнала. Для выбора алгоритма интерполяции было рассмотрено несколько известных алгоритмов интерполяции. Для реализации была выбрана интерполяция полиномами Лагранжа. Подробно интерполятор описан в [5].

Данные поступающие из АЦП в интерполятор синхронизируются и записываются в кольцевой буфер на 6 слов. При совпадении данных с шаблоном соотношения амплитуд сигналов: $PTS [0] < PTS [1] < PTS [2] \geq PTS [3] > PTS [4] > PTS [5]$,

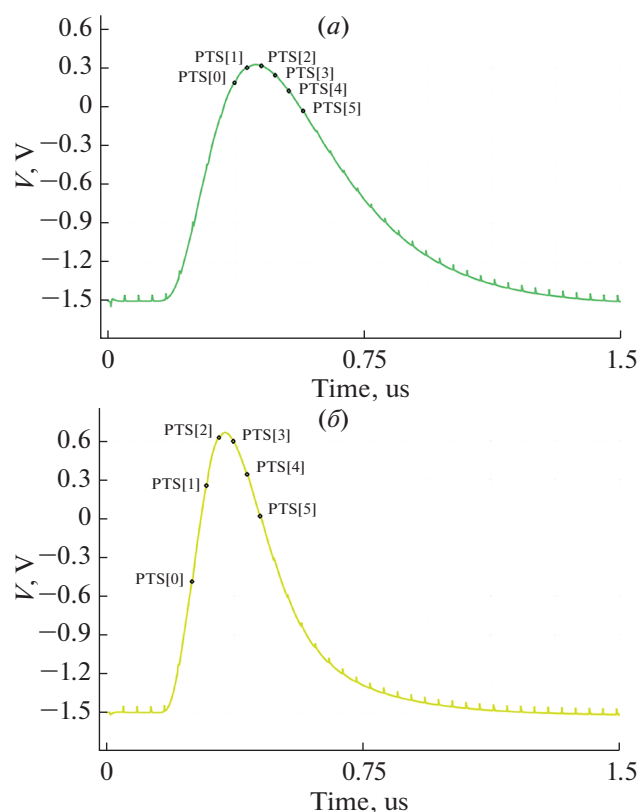


Рис. 3. Выход усилителя-формирователя: (а) – 320 нс УФ; (б) – 210 нс УФ.

где $PTS[i]$ – отсчеты АЦП, интерполятор вычисляет значения в промежуточных точках, между отсчетами $PTS[1]$ и $PTS[3]$. Для достижения требуемого уровня точности в один младший значащий разряд (МЗР) значения вычисляются в трех промежуточных точках между соседними отсчетами. Это позволяет повысить фактическую частоту дискретизации АЦП в 4 раза. Далее в цикле происходит сравнение вычисленного значения с предыдущим максимальным, и после того как текущее значение окажется меньше предыдущего, цикл поиска максимума останавливается.

Интерполятор имеет 12 битный выход, что позволяет улучшить разрешение системы. Дополнительной функцией интерполятора является определение времени достижения максимума, по которому в удаленной системе можно вычислить время прихода сигнала, так как постоянная времени усилителя-формирователя известна. Разрешение определения временной метки составляет 10 нс ($1/(\text{частота дискретизации АЦП} \cdot 4)$). Потребляемая мощность интерполятора составляет 4 мВт.

На рис. 3 показан выход усилителя-формирователя (вход АЦП) с обозначенными отсчетами, которые берутся для вычисления максимальной амплитуды сигнала интерполятором. Разница между реальной максимальной амплитудой сиг-

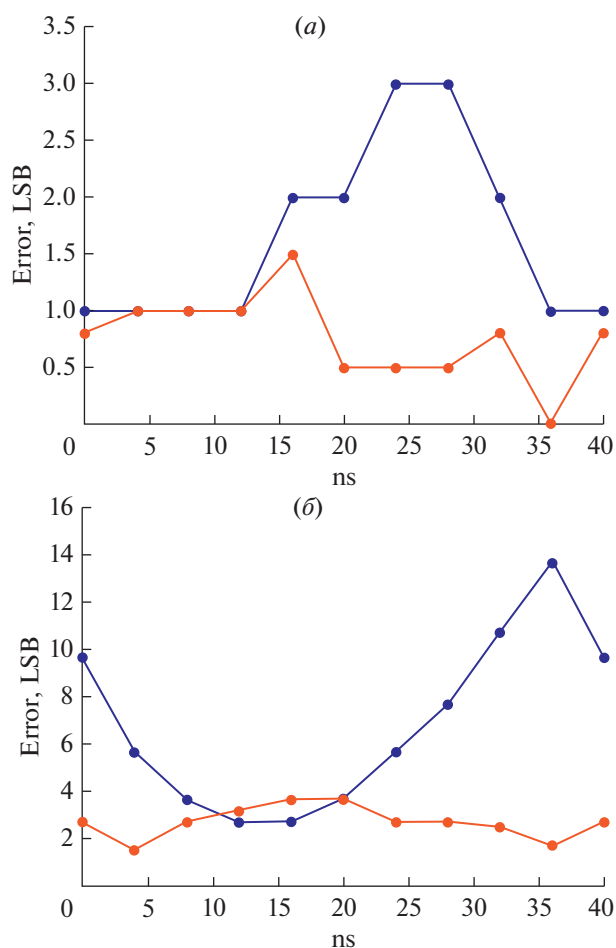


Рис. 4. Ошибка определения максимума (синяя линия – пиковый детектор, красная линия – интерполятор): (а) 320 нс УФ; (б) 210 нс УФ.

нала и максимальным отсчетом АЦП составляет 10 мВ, для УФ с временем достижения максимума 320 нс и 34 мВ для УФ с временем достижения максимума 210 нс, что соответствует ошибке в определении максимума в 2.8 и 9.5 МЗР соответственно. На рис. 4 показана ошибка в определении максимума интерполятором и ошибка, полученная при сравнении реальной максимальной амплитуды сигнала и максимального значения в выборке отсчетов АЦП в зависимости от сдвига пика сигнала относительно старта преобразования. Для сигнала усилителя-формирователя временем достижения максимума 320 нс максимальная ошибка определения пика уменьшилась с 3 до 1.5 МЗР, а для УФ 210 нс с 13.7 до 3.7 МЗР.

Интерполятор был апробирован в составе интегральной специализированной микросхемы для считывания сигналов GEM детекторов. Микросхема спроектирована по КМОП технологии с проектной нормой 180 нм компании UMC (Тайвань). Микросхема содержит 8 каналов считыва-

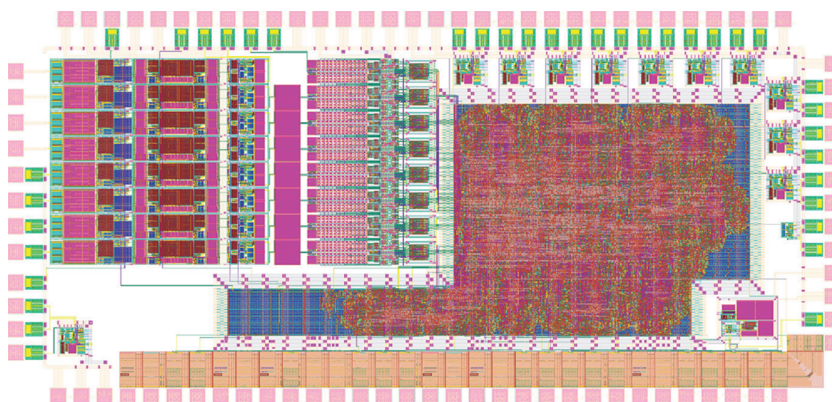


Рис. 5. Топология микросхемы.

ния, интерполятор для каждого канала, сериалайзер, выходные интерфейсы SLVS и PLL для задания тактового сигнала 320 МГц. Топология микросхемы представлена на рис. 5. Размер кристалла 3240×1525 мкм.

ЗАКЛЮЧЕНИЕ

Представлена многоканальная специализированная интегральная микросхема, предназначенная для съема сигнала с GEM детектора и определения его максимальной амплитуды. Для определения максимума сигнала использован интерполятор, обеспечивающий точность 1.5 МЗР при использовании 10 битного АЦП с частотой дискретизации 25 МГц, для сигнала с временем достижения максимума 320 нс и 3.7 МЗР для сигнала с временем достижения пика 210 нс. Микросхема разработана и изготовлена по КМОП технологии УМС MMRF 180 нм.

Работа выполнена при поддержке Российского Научного Фонда, грант № 18-79-10259.

СПИСОК ЛИТЕРАТУРЫ

1. *Iakovidis G. et al.* VMM – An ASIC for Micropattern Detectors // The European Physical Journal Conferences 174:07001. <https://doi.org/10.1051/epjconf/201817407001>
2. *Wong W.S. et al.* Introducing Timepix2, a frame-based pixel detector readout ASIC measuring energy deposition and arrival time // Radiation Measurements V. 131. February 2020, 106230.
3. *Kasinsky et al.* STS-XYTER, a high count-rate self-triggering silicon strip detector readout IC for high resolution time and energy measurements // 2014 IEEE Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC), Seattle, WA. 2014. P. 1–6, <https://doi.org/10.1109/NSSMIC.2014.7431048>.
4. *Шумихин В.В. и др.* Интерполятор для определения амплитуды сигнала в считывающей детекторной электронике // Приборы и техника эксперимента. 2020. № 1. С. 46–51.
5. *Shumikhin V.V. et al.* Implementation of the interpolator for signal peak detection in read-out ASIC // 2020 JINST 15 C01017.
6. *Adolfsson J. et al.* SAMPA Chip: the New 32 Channels ASIC for the ALICE TPC and MCH Upgrades // J. Instrumentation. April, 2017. V. 12.
7. *Sauli F.* GEM: A new concept for electron amplification in gas detectors // Nuclear Instruments and Methods in Physics Research Section A, V. 386. Is. 2–3. 21 February 1997. P. 531–534.
8. JEDEC Standard JESD8-13 2001 Scalable Low-Voltage Signaling for 400 mV (SLVS-400) (Solid State Technology Association, Printed in U.S.A.).
9. *Аткин Э.В., Шумихин В.В.* Зарядочувствительный усилитель с псевдодифференциальным выходом // Микроэлектроника. 2021. Т. 50. № 3. P. 236–240.
10. *Hariprasath V. et al.* Merged capacitor switching based SAR ADC with highest switching energy-efficiency // Electronics Letters 2010. V. 46. Is. 9.